

(51) SEMICONDUCTOR DEVICE

(11) 63-117451 (A) (43) 21.5.1988 (19) JP

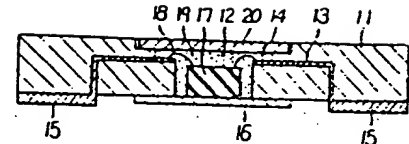
(21) Appl. No. 61-264482 (22) 6.11.1986

(71) OKI ELECTRIC IND CO LTD (72) YUTAKA OKUAKI

(51) Int. Cl. H01L23/14, H01L23/04, H01L23/28

**PURPOSE:** To securely deposit an element-mounting material on a substrate by an easy and short-time operation using a heat-welding method, an ultrasonic bonding method or the like for easily realizing an automatic operation and to form a thin semiconductor device in such a way that the element-mounting material is composed of a thermoplastic resin material which can be deposited on the substrate.

**CONSTITUTION:** A semiconductor device is composed of an insulating substrate 1 which has a through hole 12 and a wiring pattern 13, a sheet-like element-mounting material 16 which is fixed to one face of the substrate and blockades the through hole, a semiconductor element 17 which is fixed to the element-mounting material inside the through hole and is connected to the wiring pattern, and a sealing material 19 which seals the semiconductor element inside the through hole. At this semiconductor device, a film-like element-mounting material 16 which is composed of a thermo-plastic resin material such as polyphenylene sulfide or the like and whose thickness is about 50  $\mu$ m is mounted in a prescribed position at the through hole 12 on an inverted substrate 11. Then, while the contact surface between the element-mounting material 16 and the substrate is pressurized, it is heated at about 300~350 °C for several seconds; the contact surface of the element-mounting material 16 is melted and deposited on the substrate 11.



BEST AVAILABLE COPY

257  
692

## ⑫ 公開特許公報(A)

昭63-117451

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)5月21日

H 01 L 23/14  
23/04  
23/28R-7738-5F  
Z-6835-5F  
T-6835-5F

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭61-264482

⑰ 出 願 昭61(1986)11月6日

⑱ 発 明 者 奥 秋 裕

東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

⑲ 出 願 人 沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

⑳ 代 理 人 弁理士 柿本 恭成

## 明 細 書

## 1. 発明の名称

半導体装置

## 2. 特許請求の範囲

1. 貫通孔及び配線パターンを有する絶縁性の基板と、前記基板の一方の面に固着され前記貫通孔を閉塞する板状の素子搭載部材と、前記貫通孔内の前記素子搭載部材上に固着され前記配線パターンと接続された半導体素子と、前記半導体素子を前記貫通孔内に封止する封止部材とを備えた半導体装置において、

前記素子搭載部材は前記基板に溶着可能な熱可塑性の樹脂部材で構成したことを特徴とする半導体装置。

2. 前記封止部材は、前記貫通孔内に充填された樹脂部材で構成した特許請求の範囲第1項記載の半導体装置。

3. 前記封止部材は、前記基板の他方の面に固着

され前記貫通孔を閉塞する熱可塑性樹脂の蓋部材で構成した特許請求の範囲第1項記載の半導体装置。

4. 前記樹脂部材は、樹脂層と金属箔の2層構造で構成した特許請求の範囲第1項記載の半導体装置。

5. 前記封止部材は、前記樹脂部材と前記蓋部材間に充填された樹脂部材を有する特許請求の範囲第3項記載の半導体装置。

6. 前記蓋部材は、樹脂層と金属箔の2層構造で構成した特許請求の範囲第3項記載の半導体装置。

## 3. 発明の詳細な説明

(産業上の利用分野)

本発明は、基板の貫通孔内に半導体素子を搭載し、前記貫通孔内を封止してなる半導体装置に関するものである。

(従来の技術)

従来、このような分野の技術としては、第2図に示されるようなものがあつた。以下、その構成

を図を用いて説明する。

第2図は従来の半導体装置の一構成例を示す断面図である。この半導体装置は、プリント基板等への実装密度を高めるためにリードレスタイプとし、半導体装置下面にはんだ付け可能な電極を引き出して、これを実装基板等に平面付けするものである。

この半導体装置は、エポキシガラス布積層板等から成る絶縁性の例えば厚さが0.5～0.6mm程度のプリント基板1を有しており、この基板1のほぼ中央部には上下に貫通する貫通孔2が設けられている。積層された基板1の層間には、複数の配線パターン3が形成されており、この配線パターン3は貫通孔2と基板1下面にそれぞれ導出された内方端部4と外部接続用の接続端子部5とを有している。

前記基板1の貫通孔2下面には、金属板等により形成された薄板状の素子搭載部材6が、エポキシ接着剤等により基板1に接着、固定されている。この素子搭載部材6の上面、即ち貫通孔2の内部

側には、半導体素子7がエポキシやポリイミド等の接着剤により固着されている。前記半導体素子7と配線パターン3の内方端部4は、金属細線8により接続されており、これらが収容された貫通孔2の内部には、エポキシ樹脂等が充填されて封止樹脂部材9が形成されている。

以上のように構成される半導体装置の素子搭載部材6の基板1に対する固着方法について説明する。

まず、プレスで打ち抜かれて所定寸法にされた、厚さ0.1～0.2mm程度の金属板等から成る素子搭載部材6を作り、この素子搭載部材6上の基板1との接着予定箇所に、ペースト状のエポキシ接着剤等を塗布しておく。次に、反転されて、所定の温度に加熱された基板1の接着予定箇所に、素子搭載部材6をピンセットで摘み上げ、接着剤塗布面を下面にして搭載し、その上からピンセットで押しつけて接着、固定する。上記の作業は、すべて手作業により行なわれている。

なお、素子搭載部材6に前記の比較的厚い金属

板等が使用される理由は、上記のエポキシ接着剤等を用いて素子搭載部材6を基板1に接着する際等における加熱に対して耐熱性が要求されると共に、素子搭載部材6を基板1に固着する際等のハンドリング上の問題や加圧に対し変形しないための機械的強度が要求されるためである。

(発明が解決しようとする問題点)

しかしながら、上記構成の半導体装置においては、金属板等から成る素子搭載部材6を基板1に接着剤で貼着するために、次のような問題点があった。

- (1) 金属板をプレスで打ち抜き加工し、緻密かつ複雑な接着作業を手作業で行なうので、これらに多くの工数を費して作業能率が向上しないと共に、歩留りも悪くなる。それ故、生産性が向上しない。
- (2) 手作業で行なわれる難しい接着作業のために、接着部の接着強度及び気密封止特性等にばらつきが大きく、不具合も発生し易い。したがって、接着部の信頼性に不安がある。
- (3) 素子搭載部材6の厚さを薄くし過ぎると、接

着剤が塗布された素子搭載部材6は、ピンセットで摘み上げられるときに大きく撓んでしまい、また基板1に押しつけられる際にも変形してしまう。それ故、素子搭載部材6を薄くすることが難しい上に、接着剤の厚さも加わるので、半導体装置の薄形化が難しい。

(4) 上記(1)～(3)に対する解決策として接着作業の自動化が考えられるが、金属板のプレス加工という半導体装置の製造においては異質な工程が含まれること、素子搭載部材6の表面に接着剤を塗布してこれを圧着する作業に対し、既存の半導体装置製造に係わる自動化装置の使用が難しいこと、及び現時点では多額の費用をかけて自動化装置を開発する程の量産性が見込まれないこと等により自動化は困難である。

本発明は前記従来技術がもっていた問題点として、生産性が向上しない点、接続部の信頼性に不安がある点、半導体装置の薄形化が難しい点、及び接着作業の自動化が困難である点について解決した半導体装置を提供するものである。

(問題点を解決するための手段)

本発明は、前記問題点を解決するために、貫通孔及び配線パターンを有する絶縁性の基板と、前記基板の一方の面に固着され前記貫通孔を閉塞する板状の素子搭載部材と、前記貫通孔内の前記素子搭載部材上に固着され前記配線パターンと接続された半導体素子と、前記半導体素子を前記貫通孔内に封止する封止部材とを備えた半導体装置において、前記素子搭載部材を前記基板に溶着可能な熱可塑性の樹脂部材で構成したものである。

(作用)

本発明によれば、以上のように半導体装置を構成したので、少なくとも基板に固着される面が熱可塑性樹脂で形成された素子搭載部材は、加熱圧着法や超音波ボンディング法等により、容易かつ短時間の作業で確実に基板に溶着する働きをすると共に、既存のボンディング装置等の製造装置を使用することにより、自動化を容易に可能とする働きをする。また、前記溶着作業は手作業を不要とするので、手作業のために素子搭載部材を厚く

加熱溶着され、この貫通孔12を封止する熱可塑性樹脂から成るフィルム状の素子搭載部材16が設けられている。この素子搭載部材16の貫通孔12内部側の上面には、半導体素子17がエポキシ樹脂やポリイミド樹脂等により接着、固定されている。半導体素子17の表面に形成された外部引き出し電極部は、配線パターン13の内方端部14と金属細線18により接続されている。前記半導体素子17、内方端部14及び金属細線18が設けられた貫通孔12内部には、エポキシ樹脂、ポリイミド樹脂またはシリコン樹脂等が充填されて、封止樹脂部材19が形成されている。さらに、封止樹脂部材19の上部には、素子搭載部材16と同様に熱可塑性樹脂から成る蓋部材20が、その中央部を封止樹脂部材19に、周辺部を基板11に加熱溶着されて固定されている。前記封止樹脂部材19と蓋部材20により封止部材が構成されている。

以上のように構成される半導体装置の素子搭載部材16及び蓋部材20の固着方法について説明する。

先ず、ポリフェニレンサルファイド(以下、

する必要はなく、かつ接着剤も必要としないので、半導体装置の薄形化を可能とする働きをする。したがって、前記問題点を除去することができる。

(実施例)

第1図は本発明の第1の実施例を示す半導体装置の断面図である。

この半導体装置は、例えばエポキシガラス布積層板から成る絶縁性のプリント配線基板11を有しており、この基板11のほぼ中央部には、上下に貫通する貫通孔12が設けられている。積層された基板11の層間には、銅箔等から成る複数の配線パターン13が形成されており、この配線パターン13は、貫通孔12に導出された内方端部14と、基板11の下面に導出された外部接続用の接続端子部15とを有している。前記内方端部14と接続端子部15の表面には、ニッケルめっきを施した上に金めっき処理がなされている。上記の如く構成される配線パターン13は、通常のプリント配線基板製造技術等によって形成されるものである。

前記基板11下面には、貫通孔12下面の周辺部に

PPSと言う)等の熱可塑性樹脂から成る例えば厚さ50 $\mu$ m程度のフィルム状の素子搭載部材16を、反転された基板11上の貫通孔12の所定位置に載置する。次に、素子搭載部材16の基板11との接触面を加圧しながら、例えば温度300～350℃程度に数秒間加熱することにより、素子搭載部材16の接触面を溶融させて基板11に圧着する。前記の加熱圧着作業は、一般の半導体装置の製造に用いられるボンディング装置等を使用し、その加熱圧着する部分であるボンディング治具のみを、前記素子搭載部材16の接触面形状に合わせたものにするにより、容易に行なうことができる。それ故、前記作業の自動化も簡単に達成することができる。蓋部材20の固着についても、素子搭載部材16の場合と同様な方法により、容易に行なうことができる。

上記の加熱圧着に代えて、超音波を使用した超音波ボンディング法または加熱圧着と超音波を併用したサーモソニック法等によっても、素子搭載部材16及び蓋部材20を基板11に容易に固着するこ

とができる。サーモソニック法を用いる場合には、加熱温度は例えば200℃程度とすればよい。

本実施例においては、次のような利点を有する。

- ① 熱可塑性樹脂から成る素子搭載部材16及び蓋部材20をその溶着により固定するので、その作業が容易であると共に、自動化も簡単に行なうことができる。それ故、大幅な工数削減が可能となり、生産性が向上する。
- ② 熱可塑性樹脂の溶着により、基板11と素子搭載部材16、蓋部材20はほぼ一体となるので、前記固着部の安定した接着強度及び気密封止特性等が得られると共に、その信頼性も高い。
- ③ フィルム状の薄い素子搭載部材16を用い、しかも接着剤が不要なので半導体装置の薄形化を計ることができる。
- ④ 溶着により固定される蓋部材20を設け、この蓋部材20により封止樹脂部材19の上からさらに貫通孔12内部を封止することとしたので、半導体装置の水密及び気密特性等が飛躍的に向上する。

第3図は本発明の第2の実施例を示す半導体装

々の変形が可能であり、例えば次のような変形例が挙げられる。

(イ) 第1の実施例においては、素子搭載部材16に加えて蓋部材20を設けることとしたが、これに限定されず第2図の従来例の如く蓋部材20を設けなくてもよい。

(ロ) 第1～第3の実施例においては、基板11はエポキシガラス布積層板から成るものとしたが、これに限定されず例えば、熱可塑性樹脂、セラミック、絶縁処理した鉄板、ガラス、石英、フェノール樹脂を紙に含浸させた紙フェノール、及びエポキシ樹脂を紙に含浸させた紙エポキシ等から成る絶縁性の基板とすることもできる。

(ハ) 前記熱可塑性樹脂以外の材質から成る基板に対しては、必要に応じて基板上の素子搭載部材16、23及び蓋部材20、24固着予定箇所に、熱可塑性樹脂を薄くコーティングしておけば、固着部の接続強度及び気密封止特性等をさらに高めることができる。

(ニ) PPS等の熱可塑性樹脂から成る素子搭載

部の断面図である。

この実施例が第1の実施例と異なる点は、貫通孔12内部に封止樹脂部材19を形成しないことである。このような構造としても、第1の実施例とほぼ同様の作用、効果が維持できると共に、その構造の単純化により半導体装置の製造が容易になるという利点がある。

第4図は本発明の第3の実施例を示す半導体装置の断面図である。

この実施例において、第1、第2の実施例における熱可塑性樹脂のみから成る素子搭載部材16及び蓋部材20に代えて、例えばアルミニウム等の金属箔21にPPS等の熱可塑性樹脂から成る樹脂層22をラミネートとして成る素子搭載部材23及び蓋部材24としたものである。このような構造とすれば、第1、第2の実施例とほぼ同様の作用、効果が得られると共に、金属箔21を用いたことにより半導体装置の放熱特性及び耐水性等が向上するという利点がある。

なお、本発明は図示の実施例に限定されず、種

部材16、23及び蓋部材20、24は、その熱可塑性樹脂にガラスフィラーまたは金属フィラー等を混入することにより、耐熱性、機械的強度及び放熱特性等を向上させることができる。また、これらの外に、金属メッシュ入熱可塑性樹脂等を使用してよい。

(ホ) 第1～第3の実施例における半導体素子17の主表面にシリコン樹脂やポリイミド樹脂等から成る保護膜を形成することもできる。このようにすれば、半導体素子17の活性領域やワイヤボンディング部の耐水性等が向上するという利点がある。

(ヘ) 基板11、貫通孔12、配線パターン13、素子搭載部材16、23、半導体素子17及び蓋部材20、24等の形状、材質等は図示のものに限定されない。例えば、接続端子部15は基板11の上面に形成してもよいし、半導体素子17と内方端子14との電気的接続は bumps 電極により行なってもよい。

(発明の効果)

以上詳細に説明したように、本発明によれば素

子搭載部材及び蓋部材の少なくとも基板に固着される面は熱可塑性樹脂で形成したので、これらを加熱圧着法や超音波ボンディング法等で溶着することにより、容易かつ短時間の作業で、しかも優れた機械的強度や気密封止特性を有する固着を行なうことができる。また、既存の製造装置を使用して自動化が簡単に行なえるという効果もある。さらに、前記固着作業を手作業で行なう必要がないので、素子搭載部材を薄いフィルム状に形成することが可能であり、接着剤も不要なので半導体装置の薄形化を容易に計ることができる。したがって、生産性を向上させ、接続部の信頼性を高め、かつ半導体装置の薄形化を可能とする効果が期待できる。

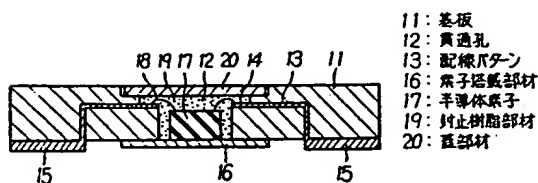
#### 4. 図面の簡単な説明

第1図は本発明の第1の実施例を示す半導体装置の断面図、第2図は従来の半導体装置の一構成例を示す断面図、第3図は本発明の第2の実施例を示す半導体装置の断面図、第4図は本発明の第

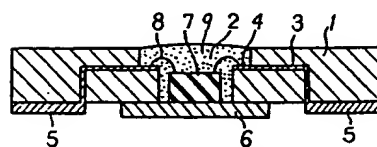
3の実施例を示す半導体装置の断面図である。

11……基板、12……貫通孔、13……配線パターン、16, 23……素子搭載部材、17……半導体素子、19……封止樹脂部材、20, 24……蓋部材、21……金属箔、22……樹脂層。

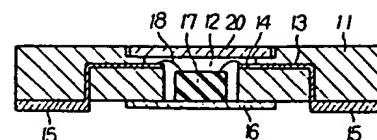
出願人代理人 柿 本 恭 成



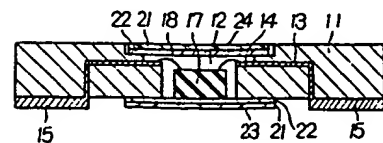
本発明の半導体装置断面図  
第1図



従来の半導体装置断面図  
第2図



本発明の他の半導体装置断面図  
第3図



本発明の他の半導体装置断面図  
第4図

21: 金属箔  
22: 樹脂層  
23: 素子搭載部材  
24: 蓋部材

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**